

Skripta iz ArOs
2007/2008

17.oktobar 2007. predavanja

1* Koliko je vreme u nanosekundama jednog ciklusa masine cija je brzina takta 200 Mhz.

$$1/200 = 5 \text{ nsec}$$

2* Koliko je vreme takta u mikrosekundama, ako je takt 100 000 Hz?

$$1 / 100\,000 \text{ Hz} = 10 \text{ mikrosekundi}$$

3* Kolike je vreme u nanosekundama jednog ciklusa masine cija je brzina takta 2.5 Ghz?

$$1 / 2.5 \text{ Ghz} = 0.4 \text{ nsec}$$

1. Kolika je učestanost takta mašine u GHz čije je vreme trajanja jednog ciklusa 0.1 ns?

$$1 / 0.1 * 10^{-3} \text{ s} = 10 \text{ GHz}$$

2. Koliki je prosečan broj ciklusa po instrukciji (CPI) pr uslovima koji su dati u tabeli?

tip instrukcije	broj ciklusa	relativna frekvencija
A	2	40%
B	3	30%
C	5	25%
D	10	5%

$$2 * 0.4 = 0.8$$

$$3 * 0.3 = 0.9$$

$$5 * 0.25 = 1.25$$

$$10 * 0.05 = 0.5$$

Prema tome,

$$0.8 + 0.9 + 1.25 + 0.5 = 3.45$$

3. Neka su date dve različite mašine koje izvršavaju isti program koji je kompajliran istim kompajlerom koristeći isti skup podataka. Ako mašina A ima prosečan broj CPI 2.4 i vreme jednog ciklusa 0.5 ns, a mašina B ima prosečan CPI 3.1 i vreme jednog ciklusa 0.4 ns koja je mašina brža?

Pod pretpostavkom da je broj instrukcija isti za obe mašine, dovoljno je porediti sledeće vrednosti:

$$2.4 * 0.5 = 1.20$$

$$3.1 * 0.4 = 1.24$$

Prema tome, brža je mašina A, jer ima kraće vreme izvršavanja (za jednu instrukciju, a samim tim i za ceo program).

4. Koja je razlika između procesorskog vremena (CPU time) i potrošenog vremena (elapsed time)?

Procesorsko vreme sadrži samo vreme kada program koristi procesor za izvršavanje instrukcije. To vreme ne uključuje vreme čekanja za U/I aktivnosti ili kada drugi programi koriste procesor u „time-sharing“ sistemu. Potrošeno vreme uključuje ovo vreme.

5. Procesor koji ste projektovali radi na 2.0 GHz. Zbog konkurencije potrebno je projektovati procesor koji radi na 2.5 GHz. Pod pretpostavkom da možete menjati samo CPI koji trenutno radi na 2.0, kolika je nova vrednost za CPI ako je potrebno da novi procesor bude isto tako brz kao postojeći?

Odgovor:

Da bi procesori bili podjednako brzi potrebno je da imaju isti proizvod (CPI * vreme jednog ciklusa)

tj,

2.0 GHz -> vreme jednog ciklusa 0.5 ns

2.5 GHz -> vreme jednog ciklusa 0.4 ns

$2.0 * 0.5 = \text{novi CPI} * 0.4$

novi CPI = 2.5.

24. oktobar 2007. predavanja

1. Prikazati dekompoziciju softvera?

Softver

Aplikativni Sistemski

Prevodioci Operativni sistemi Asembleri

Virtuelna memorija Sistemi datoteka U/I uredjaji

2. Ako masina A izvrsava program za 100 sekundi, a B za 150 sekundi, koliko je masina A brza od B?

150/100=1.5 puta brza

3. Objasniti razliku izmedju spoljasnjih i unutrasnjih prekida (interrupts)?

Unutrasnji prekidi su oni koji koje generise procesor (kao rezultat nastanka greske prilikom izvrsavanja tekuce instrukcije ili kao rezultat izvrsavanja instrukcije INT(interrupt)).

Spoljasnji prekidi su prekidi koje generisu kontroleri periferijskih uredjaja kada su uredjeji spremni za prenos podataka ili kontrolni uredjaji koji kontrolisu isprevnost rada memorije, magistrale ili npr. napajanja.

4. Sta je kontekst procesora?

Kontekst procesora obuhvata:

- **sadrzaj brojaca naredbi**
- **sadrzaj registara podataka**
- **sadrzaj adresnih registara**
- **sadrzaj indeksnih registara**
- **sadrzaj baznih registara**
- **sadrzaj registar opste namene**

4a) Vrste registara?

- 1) **Upravljacki i registri stanja**
- 2) **opsti registri**

5. Gde se najcesce cuva kontekst procesora?

Kontekst procesora se najcesce cuva na steku.

6. Kako se servisiraju prekidi kada se vise prekida generise istovremeno?

Tada se prekidi servisiraju po prioritetu. (Nize prekidne rutine imaju veci prioritet)

7. Kako se moze ostvariti prekid posle svake instrukcije?

Postoji poseban rezim rada procesora koji to omogucava. U PSWu (u statusnoj reci procesora) se nalazi poseban bit (flag) u koji se upisuje 1 ili 0. Na taj nacin se

programskim putem omogućava ili ne omogućava režim rada procesora, javlja se prekid posle svake instrukcije tj. posle svake instrukcije procesor izvršava zadataku prekidnu rutinu.

8. Kako se programski može generisati prekid?

Postoji posebna instrukcija INT (interrupt) kojom se može programski generisati prekid i izvršiti skok na zadataku prekidnu rutinu. Na adresnom delu INT instrukcije nalazi se adresa prekidne rutine, tj. broj ulaza u tabelu adresa prekidnih rutina (vektor tabela).

9. Koliko adresnih linija ima procesor sa 64 GB memorije?

$$64 \text{ GB} = 2^6 * 2^{30} \text{ B} = 2^{36} \text{ B}$$

Ima 36 adresnih linija.

10. Da li je moguća sledeća memorija:

9-bitna adresa

2048 celije

16-bitna veličina celije (memorijske lokacije)

Obrazloži.

Nije moguće jer broj bita nije dovoljan, može biti adresirano 2^9 celija ($2^9 = 512$ memorijskih lokacija)

11. Da li je moguća sledeća memorija:

10-bitna adresa

1000 celija

1024-bitna veličina celije (memorijske lokacije)

Obrazloži.

Moguća je jer je $2^{10} = 1024$ memorijskih lokacija (celija)

Druga lekcija...

1. Kakva veza postoji između instrukcija napisanih u datom visem programskom jeziku i instrukcija napisanih u datom masinskom jeziku? (1:1, n:1, 1:n ili n:n)

Veza je : 1:n

2. Koje mogućnosti postoje kod prevodjenja koda napisanog u visem programskom jeziku na masinski jezik?

pomoću kompajlera – programskog prevodioca koji prevodi citav preogram odjednom (npr C, C++)

pomoću interpretera – prevodi instrukciju po instrukciju (Perl, JavaScript)

hibridno – koristi se i kompajler i interpreter (Java)

3. Graficki prikazati povezivanje osnovnih komponenata računara pomoću magistrale? str. 28 i 29 (u knjizi)

4. Objasniti sledece vazne statusne bite procesora:

Carry Flag – Oznacava prenos/pozajmljivanje za MSB

Zero Flag – postavlja se na 1 ako je rezultat 0

Sign Flag – postavlja se na vrednost MSB koja oznacava bit znaka za oznacene cele brojeve

Overflow Flag – postavlja se na 1 kada dodje do prekoracenja rezultete

5. Koji se registar kod Intelovih Pentium procesora (IA-32) koristi kao:

a) akumulator : EAX

b) I/O pokazivac : EDI

c) brojac naredbi : EIP

6. Neka je zadat sadrzaj akumulatora datog procesora:

EAX = 12345678₁₆

Prikazati sadrzaje AX, AH, AL

AX = 5678₁₆

AH = 56₁₆

AL = 78₁₆

7. Cime je odredjena arhitektura procesora? str. 34

skupom registara

skupom tipova podataka koje procesor podrzava

format instrukcija

skupom instrukcija

nacinima adresiranja

mehanizmom prekida

8. Graficki prikazati arhitekturu paralelnog rada procesora? str. 58 (u knjizi)

9. Objasniti sta je vreme reakcije kod sistema prekida?

To je vreme koje protekne od trenutka pojavljivanja signala prekida do trenutka prelaska na prekidni program.

10. Objasniti sta je dubina prekida i kada nastaje zasicenje prekida?

Dubina prekida je maksimalan broj programa koji mogu prekidati jedan drugog.

Zasicenje sistema prekida nastaje ako je vreme reakcije sistema prekida veliko tako da u slucaju pojave novog signala prekida od istog izvora prekida dolazi do gubitka ovog signala prekida.

11. Ako se broj tranzistora procesora povecava 60% svake godine i ako trenutno procesor ima 5 miliona tranzistora, koliko ce imati za 6 godina?

$5 \cdot 1.6^6 = 83\ 886\ 080$

12. Koje su prednosti «load/store» arhitekture?

(load i store su instrukcije koje rade sa akumulatorom)

Jednostavno enkodiranje instrukcija fiksne duzine (pojednostavljeno dekodiranje)

Slican broj ciklusa (taktova) po instrukciji (pojednostavljeno upravljanje)

13. Pretpostavljajuci da su svi drugi faktori isti , da li load/store arhitektura ima veci ili manji CPI (broj ciklusa po instrukciji) od memory-memory arhitekture?

Ima manji CPI jer pristup memoriji povecava broj ciklusa po instrukciji.

14. Ako racunar A radi na 200 MHz i izvrsava program koji ima 30 milijardi instrukcija za 2 minuta, a racunar B radi na 300 MHz i izvrsava isti program za 3 minuta, koliki je CPI za racunar A, a koliki za B?

CPI = (vreme izvsavanja * ucestalost takta / broj instrukcija)

$$\text{CPI}_A = ((2*60)*200*10^6)/(3*10^{10})=0.8$$

$$\text{CPI}_B = ((3*60)*300*10^6)/(3*10^{10})=1.8$$

15. Navesti koje su 2 osnovne grupe registara savremenih procesora?30. str

2 osnovne grupe su:

1)upravljacki registri i registri stanja

2) opsti registri

16. Nabrojati magistrale koje se koriste kod PC racunara?

-lokalna magistrala

-cache magistrala

-memorijska magistrala

-PCI magistrala

-SCSI magistrala

-USB magistrala

-IDE magistrala

-ISA magistrala

17. Cemu sluzi PCI magistrala?

Sluzi za povezivanje sa brzim uredjajima (Monitori, mrezne kartice ...)

18. Cemu sluzi Cache magistrala?

Sluzi za komunikaciju procesora sa cache memorijom van cipa, tj. sa L2 cache-om.

19. Cemu sluzi ISA magistrala?

ISA magistrala se koristi za povezivanje sporih uredjaja (stampac, zvučna karta, modem...)

sreda 31.10.2007.

1. Navesti dva osnovna nedostatka formata instrukcija sa tri memorijske adrese (troadresnih instrukcija).

- 1 velika dužina instrukcija
- 2 tri memorijska pristupa

2. Gde se nalaze operandi za instrukciju sabiranja kada se koristi format nulaadresnih instrukcija?

Dve lokacije na vrhu steka.

3. Koliko je pristupa memoriji potrebno za dvoadresni format instrukcije: ADD [100] [200] ?

Tri (upis je treći pristup memoriji).

4. Objasniti proces izvršavanja instrukcije na primeru jednoadresnog računara.

Detaljno objašnjenje se nalazi u knjizi...strana 42-43

5. Objasniti šta radi sledeća instrukcija hipotetičke mašine:

ADD [R2], [R3], R1 ?

Sabira sadržaj registra R1 sa sadržajem memorijske lokacije čija je adresa u registru R3 i upisuje rezultat u memorijsku lokaciju čija je adresa u registru R2. (Ako je R1 dužine 32 bita, 4 uzastopne memorijske lokacije se koriste). Takođe je prihvatljivo da bude [R2] izvor, a R1 odredište.

6. Navesti sve mogućnosti za broj različitih instrukcija i broj različitih memorijskih lokacija koje se mogu adresirati ako imate na raspolaganju jednoadresni tip instrukcije dužine četiri bajta.

broj instrukcija 2^{31} i broj adresa 2^1
broj instrukcija 2^{32} i broj adresa 2^2
.....
broj instrukcija 2^1 i broj adresa 2^{31}

7.11.2007.

1. Navesti karakteristike PCI magistrale?

Može da prenosi 64 bita odjednom na frekvenciji 66MHz, što je dovoljno brzo za skoro sve periferije, ali nije dovoljno brzo za memoriju.

2. Da li je Pentium 4 32-bitni ili 64-bitni processor? Objasni odgovor?

Pentium 4 je iz perspektive hardvera 64-bitni processor jer može da prenosi podatke ka i od memorije u jedinicama od 64 bita.

3. Da li je Pentium 4 32-bitni ili 64-bitni processor iz perspektive softvera?

- Iz perspektive softvera Pentium 4 je 32-bitna mašina. Pentium 4 ima isti skup registara i isti skup instrukcija kao i prethodni procesori (80386, 80486, Pentium, Pentium II, Pentium Pro i Pentium III).

14. 11.2007.

1. 64-bitni broj ABCDEF12ABBAEF12 (heksadecimalno) se nalazi u memoriji čija je dužina jedne lokacije 8 bita, počev od lokacije sa adresom 100 (decimalno) pri čemu se koristi "big endian" metod. Koji decimalni broj se nalazi na lokaciji sa adresom 105?
nalazi se $BA_{16} = 11 \cdot 16 + 10 = 186_{10}$

2. Navesti načine adresiranja kod Pentium 4 procesora?
trenutno, direktno, registarsko, registarsko-indirektno, indirektno

3. Objasniti kakva je dužina instrukcija kod Pentium 4 procesora?
Instrukcije su promenljive dužine i kreću se od 1-17 bajtova.

4. Navesti načine kontrole sadržaja BNa kod Pentium 4 procesora?
1) pomoću instrukcija JMP, CALL, RETURN
2) pomoću prekida
3) pomoću izuzetaka

5. Objasniti namenu EIP registara kod Pentium računara
Objasniti namenu EBP registara kod Pentium računara
EIP (Instruction pointer) je isto što i BN (program counter ili brojač naredbi)
EBP je akumulator i koristi se za operande i memorisanje rezultata EBP-a

6. Navesti sve mogućnosti za broj različitih instrukcija i broj različitih

memorijskih lokacija koje se mogu adresirati ako imate na raspolaganju dvoadresni tip instrukcija dužine tri bajta i ako je opkod dužine 5 bita?

broj instrukcija = 2^5

32 instrukcije, broj adresa 2^{18} i 2^1

32 instrukcije, broj adresa 2^{17} i 2^2

.....
32 instrukcije, broj adresa 2^1 i 2^{18}

7. Ojasniti kriterijume za

a) dužinu instrukcije

b) dužinu adresnog dela instrukcije

kod projektovanja formata instrukcije.

c) dužina instrukcije treba da je što je moguće kraća, da zauzima što manje memorije i brže da se izvršava

d) dužina adresnog dela instrukcije treba da je što veća

8. Koje će decimalne vrednosti biti u 16-bitnom registru R1 posle sledećeg niza instrukcija?

SUB R1, R1, R1

ADD R1, R1, 7

AND R1, R1, 7

SHR R1, R1, 1

rešenje: prvo $R1=00\dots000 = 0$

$R1=00\dots111 = 7$

$R1=00\dots111 = 7$

$R1=00\dots011 = 3$

9. Navesti dve osnovne grupe hardverskih prekida?

maskirajući (procesor ih odbija) i nemaskirajući (procesor ih prihvata)

10. Navesti sve mogućnosti za broj različitih instrukcija i broj različitih memorijskih lokacija koje se mogu adresirati ako imate na raspolaganju jednoadresni tip instrukcija dužine 4 bajta.

broj instrukcija 2^{31} i broj adresa 2^1

broj instrukcija 2^{30} i broj adresa 2^2

.....
broj instrukcija 2^1 i broj adresa 2^{31}

11. Neka je data jednostavna arhitektura računarskog sistema kod koje su procesor (CPU), memorija i U/I uređaji povezani preko sistemske magistrale. Koji je glavni nedostatak takve arhitekture? Opisati metode koje se koriste za poboljšanje arhitekture a jednom sistemskom magistralom?

Nedostaci: Sistemska magistrala predstavlja usko grlo sistema, svi podaci moraju da prođu preko sistemske magistrale.

Poboljšanja: dodavanje keša između procesora i sistemske magistrale;
proširivanje U/I modula sa baferima i sa sofisticiranijom upravljačkom logikom;
uvođenje višestruke hijerarhije magistrale

12. Objasniti kako se korišćenje registara kao interne, brze memorije računarskih sistema, odražava na:

- a) brzinu izvršavanja programa
- b) dužinu instrukcija
- c) lakoću programiranja

- d) brzina se povećava, vreme pristupa registrima je za red veličine kraće od vremena pristupa operativnoj memoriji
- e) instrukcije su duže jer se u kodu navodi gde se vrednosti upisuju
- f) usložnjava se programiranje

14. Neka programski prevodilac koristi memorijske lokacije počev od lokacije 0 za čuvanje vrednosti promenljive x i neka koristi big endian predstavljanje podataka. Prikazati sadržaj ovih memorijskih lokacija u binarnom obliku ako program ima sledeću naredbu

`int x = 17`

Dužina memorijske lokacije je 1 bajt i x je 32-bitni broj

lok	sadržaj
3	10001
2	00000
1	00000
0	00000

15. Koje će decimalne vrednosti biti u 16-bitnom registru R1 posle sledećeg niza instrukcija?

```
SUB R1, R1, R1
ADD R1, R1, 5
AND R1, R1, 1
SHL R1, R1, 2
```

rešenje: prvo $R1=00\dots000$
 $R1=00\dots101$
 $R1=00\dots001$
 $R1=00\dots100 = 4$

16. U tabeli su prikazane različite organizacije memorije (dužine su u bitima).
Koje su od njih moguće i koje imaju smisla?

Dužina adresnog registra memorije	broj ćelija u memoriji	dužina ćelija	MOGUĆE	IMA SMISLA
10	1024	8	DA	DA
10	1024	12	DA	DA
12	1024	16	DA	DA
10	4096	32	NE	NE
20	10	1024	DA	NE
32	10	32	DA	NE

17. Šta znači termin magistrala

18. 32-bitna vrednost 0x 30a79847 se nalazi na lokaciji 0x 1000. Koja je vrednost bajta na adresi 0x 1002 ako je sistem big endian, a koja ako je little endian?

big endian 98
little endian a7

19. Ako je za čitanje instrukcija iz memorije potrebno 5 ns, za dekodiranje 2 ns, za čitanje reg. datoteka 3 ns, za izvršavanje instrukcije 4 ns i za uposivanje rezultata u registar datoteka 2 ns, kolika je maksimalna brzina takta procesora?

$$1/ 5+2+3+4+2 = 1/16ns = 62,5 \text{ MHz}$$

20. Ako magistrala zahteva 5 ns za postavljanje zahteva, 5 ns za arbitriranje i 7,5 ns u proseku za završetak operacije nakon što je dobijen pristup magistrali, da li se data magistrala može koristiti za izvršavanje 50 miliona operacija u sekundi?

Da bi se izvršilo 50 miliona, svaka operacija mora da se završi za 20 ns.
 $5+5+7.5=17,5 < 20$ znači može

21. Za izvršavanje programa na datom sistemu potrebno je 1 000 000 ciklusa. Ako je za dati sistem CPI=40, koliko instrukcija ima program?
 $40 = 1000000/\text{br. instrukcija}$; $\text{br. instrukcija} = 1000000/40=25000$

**22. Koje magistrale koriste savremeni sistemi koji imaju Pentium 4 procesor?
memorijsku magistralu**

PCI

ISA

USB

23. Navesti karakteristike PCI magistrale?

Može da prenosi 64 bita odjednom na frekvenciji 66 MHz, što je dovoljno brzo za skoro sve periferije (monitori, mrežne kartice i sl), ali ne i za memoriju.

24. Da li je Pentium 4 32-bitni ili 64-bitni processor?Obrazložiti odgovor? (opet)

Pentium 4 je iz perspektive hardvera 64-bitni processor jer može da prenosi podatke ka i od memorije u jedinicama od 64 bita.

- Iz perspektive softvera Pentium 4 je 32-bitna masina. Pentium 4 ima isti skup registara i isti skup instrukcija kao i prethodni procesori(80386, 80486, Pentium, Pentium II, Pentium Pro i Pentium III).

Primeri sa Vezbi:

Napomena: Izostavljena je lekcija 'Brojni Sistemi' (19.10.2007)

Memorija (26.10.2007)

1) Podaci se prenose brzinom od 8 b/s. Takt procesora je 100 Mhz. Kolika je ukupna brzina prenosa? Ako je DDR?

$$100 * 8 * 2 = 1600 \text{ Mb/sec}$$

2) Brzina SDRAM = 75 Mhz. Kolika je brzina u ns, SDRAM-a?

$$1/75 = 0.013 * 10^3 = 13 \text{ ns}$$

6.11.2007

1) Sledeca tabela prikazuje broj izvršenih operacija u pokretnom zarezu za dva programa i vremena izvršavanja tih programa za tri različita računara. Koji je računar najbrži u odnosu na ukupno vreme izvršavanja? Koliko puta je taj računar brži od preostala dva računara?

	broj operacija u pokretnom zrezu:	racunar A (sec)	racunar B (sec)	racunar C (sec)
prog 1	10.000.000	1	10	20
prog 2	100.000.000	2000	200	20
Suma:		2001	210	40

Racunar c je najbrzi jer ima najkrace vreme izvršavanja 2 programa (40 sekundi)

$$210/40 = 5.25 \text{ (puta je brzi od racunra B)}$$

$$2001/40 = 50.025 \text{ (puta je brzi od racunara A)}$$

2) Sta je izvlacenje bitova? Objasnite to na primeru kada je data rec oblika:

110 1010 1010 1010 0111 1101 0110 0110

a treba da se dobije:

0000 0000 0000 0000 0000 0000 0111 1101

postupak:

1100 1010 1010 1010 0111 1101 0110 0110 A

0000 0000 0000 0000 1111 1111 0000 0000 B(maska)

0000 0000 0000 0000 0111 1101 0000 0000 A and B

0000 0000 0000 0000 0000 0000 0111 1101 SHR 8 (pomeri za 8 bitova u desno)

3) Sta je pakovanje bitova? Objasnite to na primeru kada je data rec oblika:

1100 1100 1111 0110 0101 0101 1100 0011

a treba da se dobije:

1100 1100 1111 1110 1101 1111 1100 0011

postupak:

1100 1100 1111 0110 0101 0101 1100 0011 A

1111 1111 0000 0000 0000 0000 1111 1111 B(maska)

1100 1100 0000 0000 0000 0000 1100 0011 A and B

0000 0000 1111 1110 1101 1111 0000 0000 C

1100 1100 1111 1110 1101 1111 1100 0011 (A and B) or C

*or operacija daje: $1i0 = 1$; $1i1=1$; $0i0=0$ (ovo je samo podsetnik,ne treba ukljuciti i ovo u resenje zadatka)

4) Navesti sve mogucnosti za broj razlicitih mem. lokacija koje se mogu adresirati ako imate na raspolaganju dvoadresni tip instrukcije duzine 8 bajtova i ako je operacioni kod duzine 5 bita

resenje:

broj razlicitih instrukcija je 2^5

adresa 1	adresa 2
2^1	2^{58}
2^2	2^{57}
.	.
.	.
.	.
2^{58}	2^1

5) 64bit broj ABCCDDEACBCEF12 (hex) se nalazi u memoriji cija je duzina jedne lokacije 8bita, pocev od lokacije sa adresom 100 (decimalno) pri cemu se koristi big endian metod. Koji decimalni broj se nalazi na lokaciji sa adresom 103?

Resenje:

*Napomena u razmisljanu: $64/8 = 8$. 16 polja / 8 = 2 karaktera po polju

AB BC CD DE AC BC EF 12

Big endian krece od bajta najvece tezine,i stavlja ga na najnizu lokaciju, pa dobijamo:

AB -100

BC -101

CD -102

DE -103

Sve sto nam preostaje je da pretvorimo broj DE (hex) u decimalni,a kada to uradimo dobicemo decimalnu vrednost 222

Vanja: (ova pitanja dolaze u obzir samo na kolokvijumu ne i na testu!)

12. Program se izvršava za 10s na 600 MHz računaru A. Potrebno je napraviti računar B koji će isti program izvršavati za 3s. Utvrđeno je da značajno povećanje frekvencije računara nije moguće, ali da će to povećanje uticati na ostatak projekta CPU tako da će mašina B za isti program zahtevati 1,2 vremenskih ciklusa koji su potrebni mašini A. Koja je frakvencija takta potrebna za računar B?

$$\begin{aligned} \text{CPUtimeA} &= \text{CPUbrojCiklusaTakta} / \text{frekvencijaTakta} \\ 10 \text{ s} &= \text{CPU bct} / 600 * 10^6 \text{ ciklusa/sec} \\ \text{CPUbct} &= 6000 * 10^6 \text{ ciklusa} \end{aligned}$$

$$\text{frekvencijaTaktaB} = \text{CPUbrctB} / \text{CPUtimeB} = 1,2 * 6000 * 10^6 / 3 = 2,4 \text{ GHz}$$

13. Dati program ima petlju koja se izvršava 52 puta, unutar petlje ima 100 instrukcija. Ako je za izvršavanje tog programa na datom sistemu potrebno 20000 ciklusa, kolike su vrednosti CPI (ciklusi po instrukciji) i IPC (instrukcije po ciklusu)?

$$\begin{aligned} \text{CPI} &= 10000 / 5200 \\ \text{IPC} &= 5200 / 20000 \end{aligned}$$

3. Koje će decimalne vrednosti biti u 16-bitnom registru R1 posle sledećeg niza instrukcija?

```
SUB R1, R1, R1
ADD R1, R1, 5
AND R1, R1, 1
SHL R1, R1, 1
```

rešenje: prvo $R1=00\dots000 = 0$
 $R1=00\dots101 = 5$
 $R1=00\dots001 = 1$
 $R1=00\dots010 = 2$

4. Ako magistrala zahteva 5 ns za postavljanje zahteva, 5 ns za arbitriranje i 7,5 ns u proseku za završetak operacije nakon što je dobijen pristup magistrali, da li se data magistrala može koristiti za izvršavanje 50 miliona operacija u sekundi?

Da bi se izvršilo 50 miliona, svaka operacija mora da se završi za 20 ns.
 $5+5+7.5=17,5 < 20$ znači može

5. Ako je za čitanje instrukcija iz memorije potrebno 5 ns, za dekodiranje 2 ns, za

čitanje reg. datoteka 3 ns, za izvršavanje instrukcije 3 ns i za uposivanje rezultata u registar datoteka 2 ns, kolika je maksimalna brzina takta procesora?

$$1/ 5+2+3+3+2 = 66,6 \text{ MHz}$$

6. Proizvođač hard diskova želi projekat diska čiji je kapacitet 300 GB. Ako proizvođač koristi tehnologiju koja omogućava sektore veličine 8 KB, 2048 sektora po stazi i 4096 staza po ploči, koliko je magnetnih ploča potrebno? Pretpostavlja se fiksni broj sektora po stazi.

$$300 * 2^{20} \text{ KB} / 2^3 * 2^{11} * 2^{12} \text{ KB} = 300 * 2^{20} / 2^{26} = 300 / 64 = 5 \text{ mag. ploča}$$

Primer Kolokvijuma iz 2006

1. Čime je određena arhitektura procesora?
2. Objasniti ili prikazati “uzmi-analiziraj-izvrši” ciklus (“fetch-decode-execute cycle”) tj. kako se izvršavaju instrukcije programa na primeru jednoadresnih instrukcija (opšta šema) (mogu doći dvoadresne, troadresne).
3. Objasniti Flynn-ovu klasifikaciju računara.
4. Proizvođač hard diskova želi projekat diska čiji je kapacitet 300 GB. Ako proizvođač koristi tehnologiju koja omogućava sektore veličine 8 KB, 2048 sektora po stazi i 4096 staza po ploči, koliko je magnetnih ploča potrebno? Pretpostavlja se fiksna broj sektora po stazi.
5. Šta je pakovanje (ubacivanje) bitova? Objasniti to na primeru kada je data reč oblika:

1100 1100 1111 0000 0101 0101 1100 0011
a treba da se dobije:
1100 1100 1111 0001 1101 1111 1100 0011

6. Navesti sve mogućnosti za broj različitih instrukcija i broj različitih memorijskih lokacija koje se mogu adresirati ako imate na raspolaganju dvoadresni tip instrukcija dužine tri bajta i ako je operacioni kod dužine 6 bita.
7. 64-bitni broj ABCDEF12ABCDEF12 (heksadecimalno) se nalazi u memoriji čija je dužina jedne lokacije 8 bita, počev od lokacije sa adresom 100 (decimalno) pri čemu se koristi “big endian” metod. Koji decimalni broj se nalazi na lokaciji sa adresom 105?
8. Ako je za čitanje instrukcije iz memorije potrebno 5 nano sekundi, za dekodiranje 2 nano sekunde, za čitanje registarske datoteke 3 nano sekunde, za izvršavanje instrukcije 3 nano sekunde i za upisivanje rezultata u registarsku datoteku 2 nano sekunde. Kolika je maksimalna brzina takta procesora?
9. Koja će decimalna vrednost biti u 16-bitnom registru R1 posle izvršavanja sledećeg niza instrukcija:
 1. SUB R1, R1, R1
 2. ADD R1, R1, 7
 3. AND R1, R1, 5
 4. SHR R1, R1, 1 (šiftovanje, tj. pomeranje za jedno mesto udesno)

10. Dati sistem ima 48-bitne virtuelne adrese, 36-bitne fizičke adrese i 128 MB glavne memorije. Ako sistem koristi stranice veličine 4096 bajtova, koliko virtuelnih i fizičkih stranica adresni prostori mogu da podrže?

Napomena: Veliki deo odgovora na ova pitanja mozete naci u skripti,zato kolokvijum nema resenja!